

PROPOSITION DE SUJET DE BACHELOR

Lien Ethernet entre une FPGA et un ordinateur pour la carte VFC-HD du CERN

Domaine de recherche : Communication Ethernet

Entreprise CERN (Emery Jonathan)

Institut REDS

Énoncé

Mise en œuvre et évaluation des performances de deux types de lien basés sur Ethernet entre un ordinateur et une FPGA Intel Arria V (avec connexion SFP+) pour la nouvelle carte du groupe d'instrumentation (BE-BI) du CERN nommée VFC-HD. Il s'agit de mettre en œuvre deux solutions, de comparer leurs performances et de discuter les avantages et inconvénients.

Une première basée sur le softcore maison des FPGA Intel (NIOS) permet d'implémenter toute la pile Ethernet jusqu'à TCP/IP. Une seconde solution possible est l'implémentation d'UDP en hardware en se passant complètement d'un processeur, ce qui doit permettre des performances accrues au détriment de l'intégrité des données.

Le lien doit permettre depuis l'ordinateur d'adresser directement l'espace d'adresses du bus interne à la FPGA (Avalon ou autre) par la création d'un serveur embarqué générique (pour la version softcore). L'écriture d'une bibliothèque de transfert de données adaptée au serveur en langage python pourra compléter ce travail et permettra d'évaluer la performance du lien ainsi créé.

Ce travail doit permettre d'accélérer le prototypage rapide lors du développement de systèmes complets. A toutes les étapes du développement, les données collectées d'une quelconque adresse mappée sur le bus pourront directement être analysées et présentées en utilisant le très populaire langage python.

Responsable

Thoma Yann Date: _____ Signature: _____