

Exercice 60 :

Vous devez concevoir le système commande du chauffage central d'une grande librairie. Celle-ci dispose d'une surface de vente sur 3 étages. Le chauffage central est composé d'une pompe de circulation et de deux commandes (normal, chaud) pour régler la température.

Chaque étage du magasin dispose d'une vanne pour enclencher la circulation du chauffage et d'un thermostat. Celui-ci indique si la température est suffisante ou pas. A l'entrée du magasin, il y a une soufflerie électrique à air chaud et un détecteur qui indique si la porte est ouverte.

Le fonctionnement du système est le suivant :

- Si la température d'un étage est insuffisante, la vanne correspondante sera ouverte.
- La soufflerie est enclenchée si la porte d'entrée est ouverte et si au moins un étage à une température insuffisante. Dans les autres cas, elle est déclenchée.
- Si la température est suffisante à tous les étages, la pompe de circulation est déclenchée. Dans tous les autres cas elle est enclenchée.
- La température du chauffage sera sélectionnée sur normal tant qu'un seul étage à une température insuffisante. Sinon il faudra sélectionner le mode chaud.

Donnez la description VHDL du système de commande du chauffage central.

Exercice 61 :

Nous souhaitons réaliser un système combinatoire répondant à la spécification suivante:

Entrées :

Valeur actuelle 4 bits	va(3..0)
Valeur de comparaison 4 bits	vc(3..0)
Signaux de commandes	init; shift, mixe

Sorties :

Valeur suivante 4 bits	vs(3..0)
Résultat de comparaison	pp, eg

Le comportement du système combinatoire est le suivant :

- Lorsque l'entrée INIT est active : $vs(3..0) = "0000"$
- Lorsque l'entrée SHIFT est active : $vs(3..0) = va(2..0), '0'$
- Lorsque l'entrée MIXE est active : $vs(3..0) = va(1..0), va(3..2)$
- Lorsque ni INIT, ni DECR, ni ADD ne sont actives : $vs(3..0) = va(3..0)$
- La sortie PP est active lorsque $va(3..0)$ est inférieur à $vc(3..0)$
- La sortie EG est active lorsque $va(3..0)$ est égale à $vc(3..0)$

Donnez la description VHDL du système combinatoire.

Exercice 62 :

Nous disposons d'un collecteur de pièce qui indique quelle pièce est introduite, soit:
dix (10cts), vingt (20cts), cinquante (50cts), franc (1 = 100cts)

Entrées :

Pièce détectée dix, vingt, cinquante, franc

Il y a qu'une seule entrée active simultanément ou aucune

Sorties :

Valeur de la pièce, unité en 10cts val(3..0)

la valeur de la pièce varie de 1 à 10 dans l'unité de 10cts

Réaliser un convertisseur pour déterminer la valeur de la pièce avec l'unité en 10cts.

Donnez la description VHDL du transcodeur pour la valeur de la pièce

Exercice 63 :

Nous souhaitons réaliser un convertisseur de francs à minute. Celui-ci permet de calculer le nombre de minutes à ajouter pour un parcomètre selon la pièce introduite et l'heure actuelle.

Spécification des entrées/sorties :

- en_pce entrée indiquant la présence d'une pièce, 1 bit
- dix, vingt, cinq, franc 4 entrées de 1 bit indiquant la valeur de la pièce reçue
il y a un seul signal actif simultanément
- diz, unite heure actuelle. Chaque entrée est codée sur 4 bits en BCD
- nbr_min nombre de minutes correspondant à la pièce introduite selon le tarif en cours en rapport avec l'heure.

Spécification du fonctionnement du convertisseur Fr/min :

Voici une description du fonctionnement du convertisseur Fr/min.

- Lorsque l'entrée en_pce est inactive, la sortie nbr_min est à zéro.
- Lorsque l'entrée en_pce est active, alors le système calcul le nombre de minutes correspondant à la valeur de la pièce active. Il est garanti qu'une des 4 entrées est active et seulement une. Voici le tableau pour la conversion en fonction de l'heure :

Catégorie	Plage horaire	Tarif, rapport conversion
Tarif plein	8h00-12h00 et 14h00-18h00	1 cts = 1 min
Tarif réduit	6h00-8h00, 12h00-14h00 et 18h00-20h00	1 cts = 2 min
Tarif nuit	20h00-6h00	1 cts = 10 min

- Analyser la spécification et expliquer comment vous décomposer le système.
- Donner le schéma bloc du système (décomposition)
- Donner la description VHDL synthétisable du système

Exercice 64 :

Nous souhaitons réaliser un système combinatoire permettant de calculer une formule ayant 2 nombres avec des coefficients variables. Deux entrées de sélection permettront de choisir la valeur de ceux-ci. Nous disposons, d'autre part, de la valeur des 2 nombres non signés de 6 bits. Le système doit calculer le résultat de la formule suivante :

$$\text{Result} = a * x + b * y$$

Spécification des entrées/sorties :

- x, y 2 nombres entiers non-signés de 6 bits
- sel_a, sel_b 2 codes de 2 bits permettant de sélectionner les coefficients, les 2 tableaux ci-dessous donnent la correspondance

sel_a	coefficient a	sel_a	coefficient b
00	0	00	1
01	1	01	2
10	2	10	4
11	3	11	8

- d) Analyser la spécification et expliquer comment vous décomposer le système.
Vous devez indiquer le nombre de bits nécessaire pour result afin de garantir un résultat correct
- e) Donner le schéma bloc du système (décomposition)
- f) Donner la description VHDL synthétisable du système