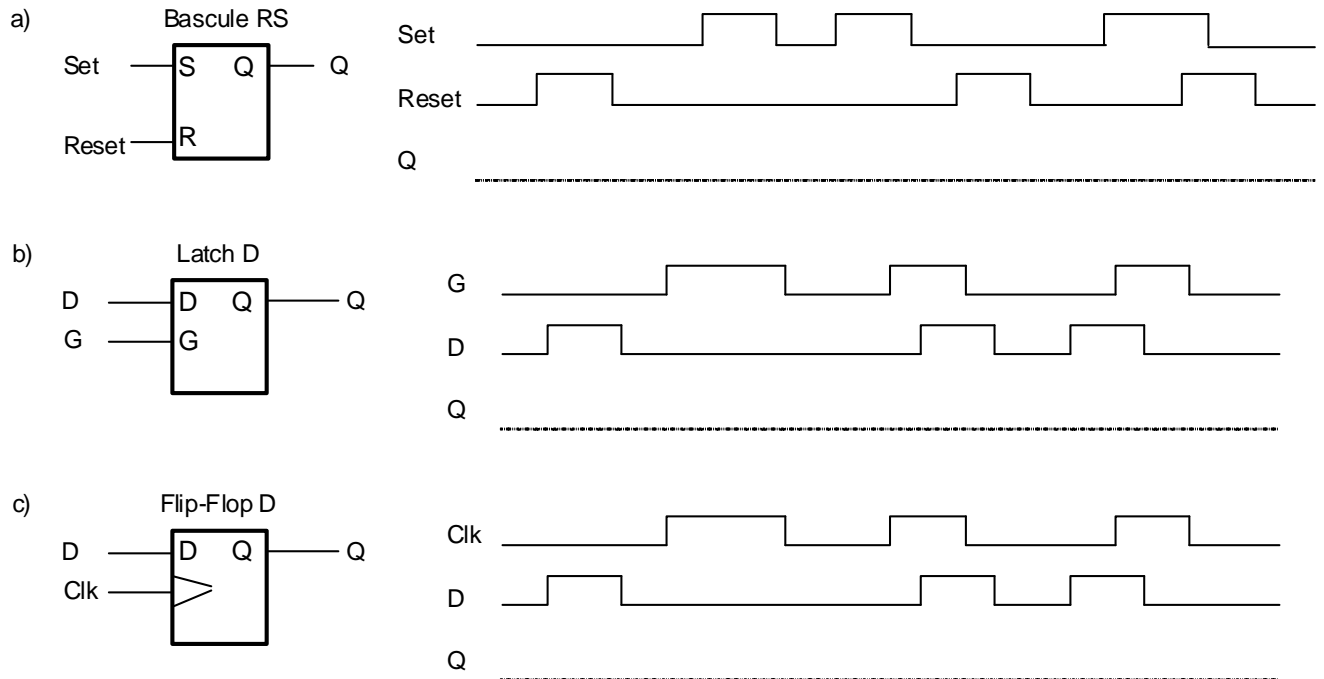


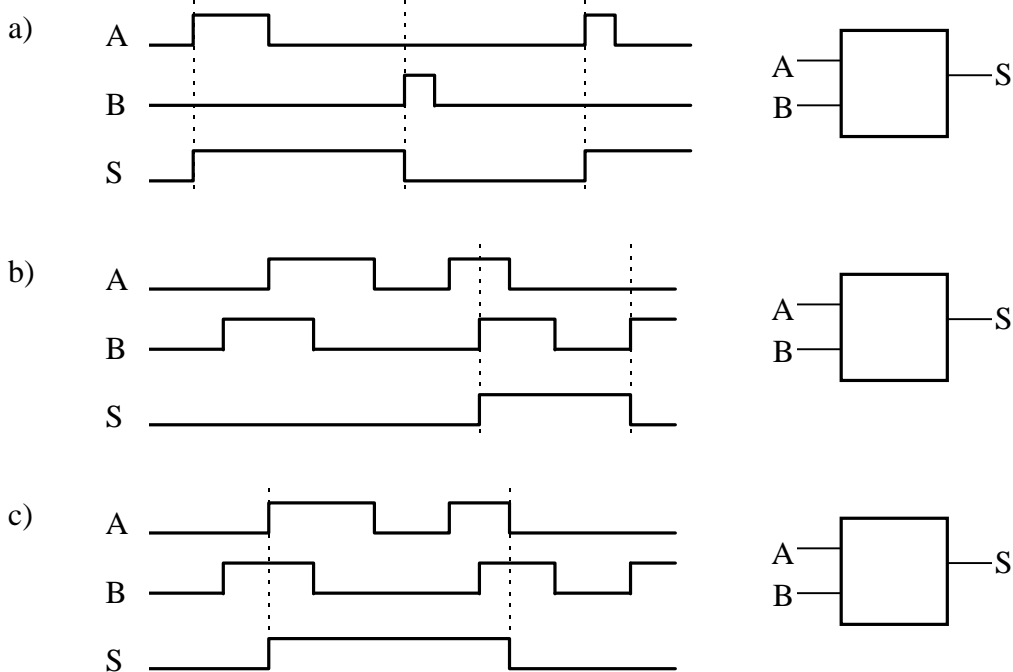
**Exercice 20:**

Complétez pour chaque bascule ci-dessous le chronogramme.



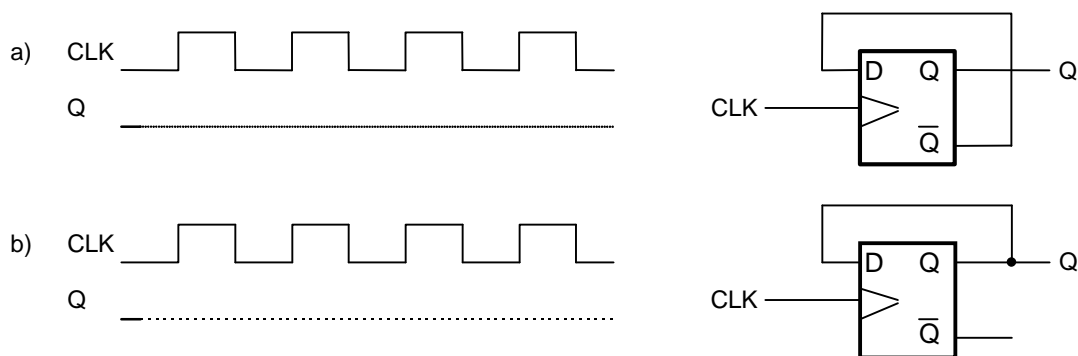
**Exercice 21:**

Indiquer quel est le type de bascule utilisé dans les circuits ci-dessous :



Exercice 22:

Compléter les chronogrammes pour les deux schémas suivants :

Exercice 23:

a) A quelle application (ou fonction), pensez-vous, que l'on puisse utiliser les deux montages de l'exercice précédent.

b) Réaliser un circuit synchrone ayant le comportement suivant :

- Si l'entrée **RUN** est active alors le signal **Sortie** change d'état à chaque flanc actif de l'horloge. La fréquence du signal **Sortie** est égal à  $F_{\text{horloge}} / 2$
- Sinon, le signal de **Sortie** conserve son dernier état avant la désactivation de l'entrée **RUN**.

Vous devez donner toutes les étapes de votre conception de ce circuit synchrone.

Exercice 24:

Réaliser un diviseur de fréquence **full synchrone** par 2 puis par 4.

Exercice 25 :

Donner le schéma d'un flip-flop JK réalisé avec un flip-flop D et des portes logiques.

Exercice 26 :

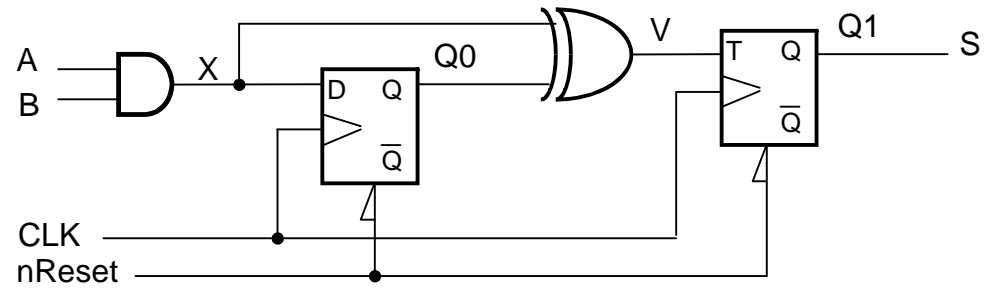
Concevoir un détecteur de flanc montant synchrone. Voici la spécification du fonctionnement:

- Lorsque le signal **bouton** s'active, le système doit générer une pulse d'une période d'horloge sur la sortie **det\_flg\_m**.

Donner le schéma du système en utilisant un ou plusieurs flip-flop D et des portes logiques. Votre solution doit garantir un fonctionnement fiable.

Exercice 27:

Soit le schéma d'un système séquentiel simple, voir ci-contre.



Compléter le chronogramme suivant pour le schéma donné ci-dessus :

