

Introduction unité SSA

heig-**vd**

Haute Ecole d'Ingénierie et de Gestion
du Canton de Vaud

ReDS
Reconfigurable & Embedded
Digital Systems

Etienne Messerli
Institut REDS, HEIG-VD

Le 14 février 2012

Etienne Messerli, EMI ...

- Professeur à la HEIG-VD depuis octobre 1995
 - ✓ Unité préparatoire de systèmes numériques: UPN
 - ✓ Unité d'architecture des ordinateurs 1^{ère} année: ARO1
 - ✓ Unité de systèmes numériques 2^{ème} année: BSL (partie 1)
 - ✓ Unité de systèmes numériques 2^{ème} année: SSA (partie 2)
 - ✓ Unité d'architecture des ordinateurs 1^{ère} année: ARO1
 - ✓ Unités à choix 3^{ème} année:
 - Conception avancée systèmes numériques (CAN)
 - Conception de systèmes numériques sur FPGA (CSF)
 - ✓ Modules Master: ReCo, VTF
 - ✓ Cours VHDL avancé à l'INSA, Rennes, France

Activités

Répartition de mes activités :

- 40% Enseignement
- 60% autres missions HES, soit :
 - ✓ directeur de l'institut REDS
 - ✓ chef de projets Ra&D
 - ✓ cours de formation continue :
 - pour l'industrie, cours VHDL de base et avancés (re-use, verification)
 - ✓ pour des professeurs de centre professionnel
 - université INSA, Rennes, France

Domaines : mots clés ...

Conception de systèmes numériques complexes



Méthodologie

Outils EDA 

```
Library IEEE;  
use IEEE.Std_Logic_1164.all;  
entity Flip_Flop is  
    port (D      : in Std_Logic;  
          Clock  : in Std_Logic;  
          Q      : out Std_Logic);  
end Flip_Flop;  
architecture Comport of Flip_Flop is  
begin  
    process(Clock)  
    begin  
        if Rising_Edge(Clock) then  
            Q <= D;  
        end if;  
    end process;  
end Comport;
```

VHDL

Vérification
VHDL-SystemVerilog

... domaines : mots clés

IP-Core: PCI, AES, ARM9

High-speed serial links :



Optical link up to 100 Giga

Soft-Processor:



High performance
Pipeline Co-Design

Unité SSA

- Dotation cours et labo :

Semestre	Cours	Labo
Printemps	4	3

- Contrôle continu durant l'année (cours et labo)
- Examen unité d'enseignement : écrit commun

Relation étudiants → professeur

- Nommer un délégué de classe qui est le porte parole de l'ensemble des étudiant(e)s
- Son rôle est de transmettre, de manière anonyme, tous les messages de la classe au professeur
- Je communique à la classe ma réponse, si nécessaire j'ouvre une discussion

Coordonnées EMI

- Etienne Messerli
- Acronyme: EMI
- Bureau: B53, niveau B, aile ouest
- E-mail: etienne.messerli@heig-vd.ch

Déroulement du cours

Le cours est décomposé en 2 parties :

- 50% présentation de la théorie et d'exemples.
- 50% exercices (analyse, élaboration, correction, ...)
 - ✓ Correction par étudiant ou professeur au tableau noir
 - ✓ Un étudiant fait un corrigé et me le transmet
Je le corrige et je fais des copies pour toute la classe

Conseils pour travailler

- Prendre des notes
- Travailler la matière régulièrement
 - ✓ conseillé de lire support de cours entre deux cours
- Faire les exercices d'une séance à l'autre
 - ✓ Permet de comprendre la matière au fur et à mesure
 - ✓ Nécessite un travail personnel
- Préparer des questions pour le cours suivant

Support et documentation de cours

- Copie des PowerPoint
- Cours "Numération et Arithmétique" et "Systèmes logiques séquentiels synchrones, MSS complexes"
- Exemples

déjà distribué unité BSL :

- Manuel VHDL, synthèse et simulation
- Introduction aux logiciels de Mentor Graphics

Evaluation (contrôle continu)

- environ 7 à 9 Tests
 - ✓ durée environ 30 minutes
 - ✓ plusieurs petites questions ou un exercice complet
- En moyenne un test tous les 15 jours
- Documents autorisés :
 - ✓ Polycopiés et documentations fournies
 - ✓ Exercices et notes personnelles
 - ✓ Calculatrice
- Moyenne du cours : moyenne calculée sur n-1 Tests

Absence lors des évaluations

- Absence lors d'un test :
 - ✓ Rattrapage possible si absence justifiée, soit:
 - Absence officielle comme CR, PC, convocation, ..
 - Maladie avec certificat
 - ✓ Dans les autres cas:
 - le test est sanctionné de la note 1,0
 - utilise le JOKER de pouvoir supprimer une note

Note finale de l'unité SSA

- Formule pour le calcul de la note finale de l'unité d'enseignement SSA :

$$\text{Note finale} = \text{cours} * 0.3 + \text{labo} * 0.2 + \text{examen} * 0.5$$

Logiciels et langage de description

- HDL Designer (+ ModelSim, Precision, Quartus)
 - ✓ Logiciels permettant un *flow* complet pour réaliser un circuit logique programmable (description, simulation, synthèse, intégration)
 - ✓ Logiciels utilisés au laboratoire
- Pour l'ensemble du cours, nous utiliserons le langage de description de matériel

VHDL

Préparation pour

- Conception de systèmes numériques pour

Projet de diplôme Bachelor

- Unités d'enseign. ASP, IEM, PTR, ..
- Programmation en langage évolués
- Applications avec microcontrôleurs, DSP, systèmes embarqués (ARM), ...
- Poursuite formation par un Master