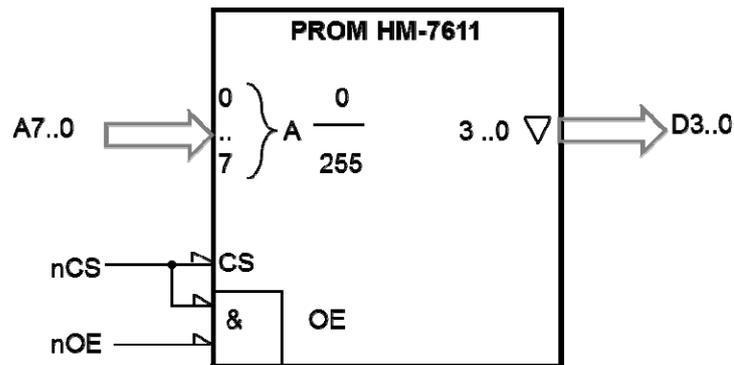


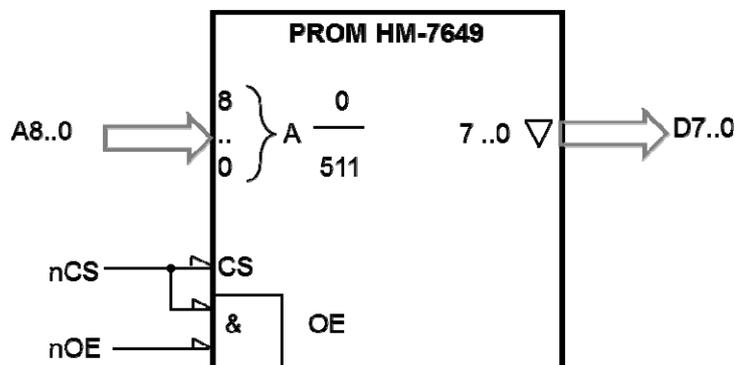
Exercices sur les ROM sont aussi dans le PPTExercice 1:

Vous disposez de plusieurs PROM de type HM-7611 (256x4), voir symbole ci-après.

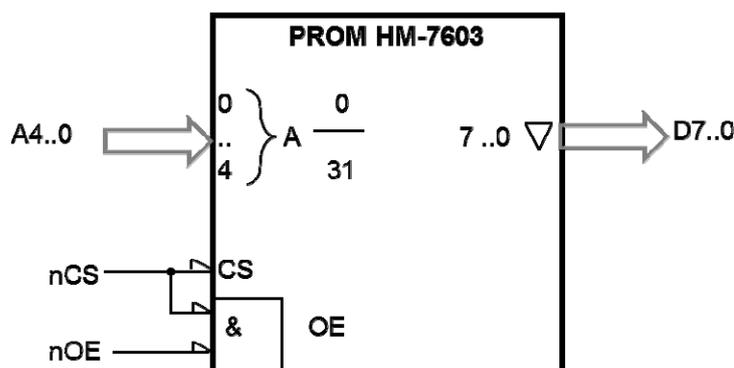
- Réalisez une mémoire de capacité 256x12.
- Réalisez une mémoire de capacité 1024x4.
- Réalisez une mémoire de capacité 512x8.

Exercice 2:

Vous disposez de PROM de type HM-7649 (512x8). Dessinez le schéma permettant de réaliser une mémoire d'une capacité de 1Kx4 bits.

Exercice 3:

Vous disposez de PROM de type HM-7603 (32x8). Dessinez le schéma permettant de réaliser une PROM d'une capacité de 128x2 bits.



Exercice 10:

Soit un système à microprocesseur disposant d'un bus avec les signaux suivants :

Bus de données de 16 bits (D15...0).

Bus d'adresses de 20 bits (A19...0)

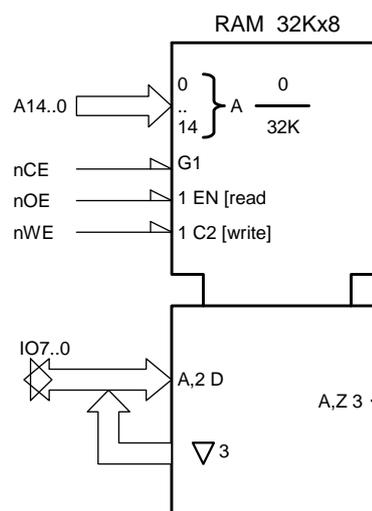
Bus de commande nRD, nWR.

Vous disposez de circuits RAM de type 32Kx8bits. Cette RAM dispose des connections suivantes :

8 bits de données (I/O7...0)

15 bits d'adresses (A14...0)

3 signaux de contrôles nCE, nWE et nOE



Vous devez interfacer une mémoire d'une capacité de 64Kx16bits sur le bus du système à processeur donné ci-dessus. La mémoire débute à l'adresse 0x80000. Vous devez donner le plan d'adressage de la mémoire, le schéma bloc et les équations du décodeur.

Exe 11 :

Dans beaucoup de système à processeur (exemple PC), l'élément de base est le byte (mot de 8 bit). Les adresses fournies numérotent ainsi des bytes et pas des mots de 16bits comme indiqué dans l'exercice 10.

Modifier la solution de l'exercice 1 pour un bus d'adresse de 20 bits qui adresse 1M bytes. Vous devez expliquer comment réagit votre mémoire lorsque le CPU effectue un accès à une adresse impaire ?

Exercice 12:

Soit un système à microprocesseur disposant d'un bus avec les signaux suivants :

Bus de données de 8 bits (D7...0).

Bus d'adresses de 20 bits (A19...0)

Bus de commande nRD, nWR.

Vous disposez d'un **seul circuit** RAM, de type 32Kx8bits, identique à celle de l'exercice 1.

Vous devez réaliser une mémoire qui doit répondre aux deux fenêtres suivantes :

Fenêtre a) : 08000h à 0BFFFh et

Fenêtre b) : 2C000h à 2FFFFh

Donnez le plan d'adressage de la mémoire, le schéma bloc et les équations du décodeur.

Vous devez utiliser qu'un seul circuit RAM 32Kx8bits.

Exercice 13:

Soit un système à microprocesseur disposant d'un bus avec les signaux suivants :

- Bus de données de 8 bits (D7...0).
- Bus d'adresses de 20 bits (A19...0)
- Bus de commande nRD, nWR.

Vous disposez de circuits RAM de type 16Kx16bits. Cette RAM dispose des connections suivantes :

- 16 bits de données (I/O15...0)
- 14 bits d'adresses (A13...0)
- 5 signaux de contrôles nCE,
 - nWE_LowByte : écriture dans le *low* byte (7..0) de la mémoire,
 - nWE_HighByte : écriture dans le *high* byte (15..8) de la mémoire,
 - nOE_LowByte : activation des passeurs du *low* byte (7..0) et
 - nOE_HighByte : activation des passeurs du *high* byte (15..8).

Vous devez réaliser une mémoire d'une capacité de 64Kx8bits. Le système dispose d'une PROM de 32Kx8bits à l'adresse 00000hex. Vous placerez la RAM directement après la PROM.

Vous devez donner le schéma bloc et les équations du ou des décodeurs. Vous indiquerez à quelles adresses la RAM est située dans le plan d'adressage.

Exercice 14:

Soit un système à microprocesseur disposant d'un bus avec les signaux suivants :

- Bus de données de 8 bits (D7...0).
- Bus d'adresses de 20 bits (A19...0)
- Bus de commande RD_L, WR_L.

Vous disposez de mémoire RAM de type 16Kx16bits. Cette RAM dispose des connections suivantes :

- 16 bits de données (I/O15...0)
- 14 bits d'adresses (A13...0)
- 5 signaux de contrôles CE_L,
 - WE_LowByte_L : écriture dans le *low* byte (7..0) de la mémoire,
 - WE_HighByte_L : écriture dans le *high* byte (15..8) de la mémoire,
 - OE_LowByte_L : activation des passeurs du *low* byte (7..0) et
 - OE_HighByte_L : activation des passeurs du *high* byte (15..8).

Vous devez réaliser une mémoire d'une capacité de 64Kx8bits. Le système dispose d'une PROM de 32Kx8bits à l'adresse 00000hex. Vous placerez la RAM directement après la PROM.

Vous devez donner le schéma bloc et les équations du ou des décodeurs. Vous indiquerez à quelles adresses la RAM est située dans le plan d'adressage.