


Unité: Base de systèmes logiques (SysLog1)
Conception de systèmes numériques (CSN)

MSS simples

Exemple détecteur séquence A-B

 HAUTE ÉCOLE
D'INGÉNIERIE ET DE GESTION
DU CANTON DE VAUD
www.heig-vd.ch

Etienne Messerli

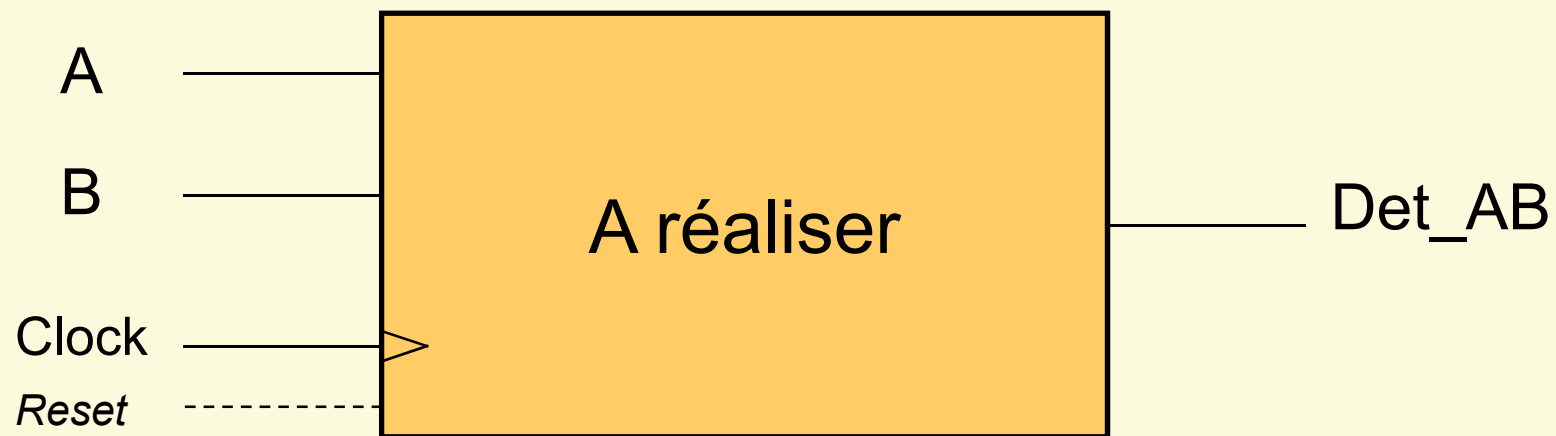


Octobre 2020



This work is licensed under a Creative Commons Attribution-NonCommercial-ShareAlike 3.0 Unported License

Symbole du système (entrées/sorties)

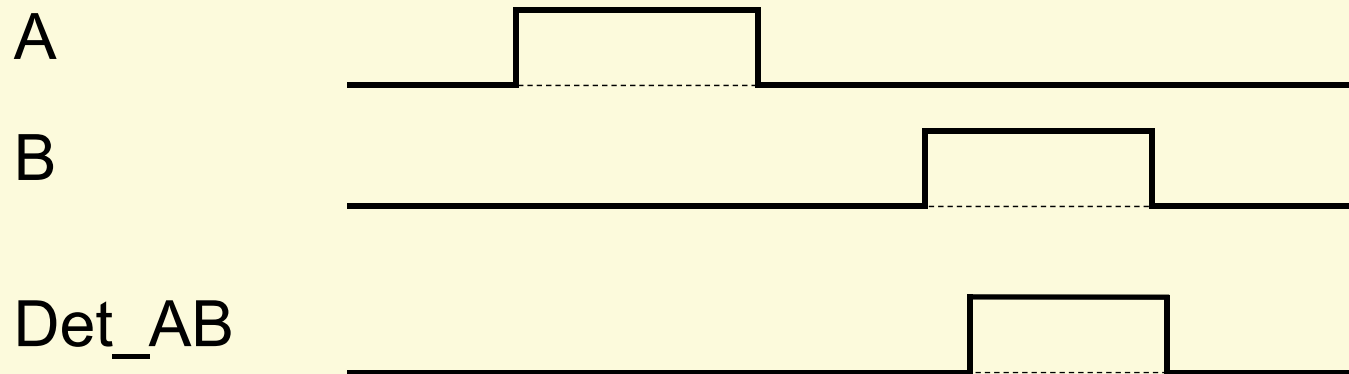


Clock Toute MSS dispose d'une horloge

Reset Faut-il un signal de Reset ?
Si oui, pourquoi?

Exemple d'un détecteur de séquence A-B

- L'objectif est de réaliser un système qui détecte l'activation successive de deux boutons A et B
- Voici un exemple de fonctionnement

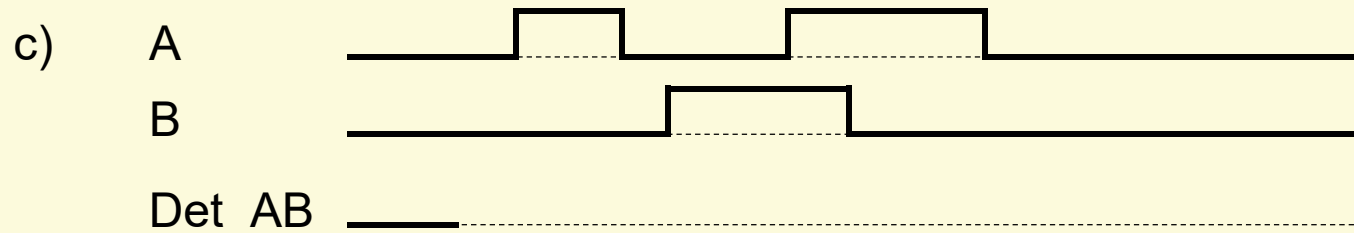
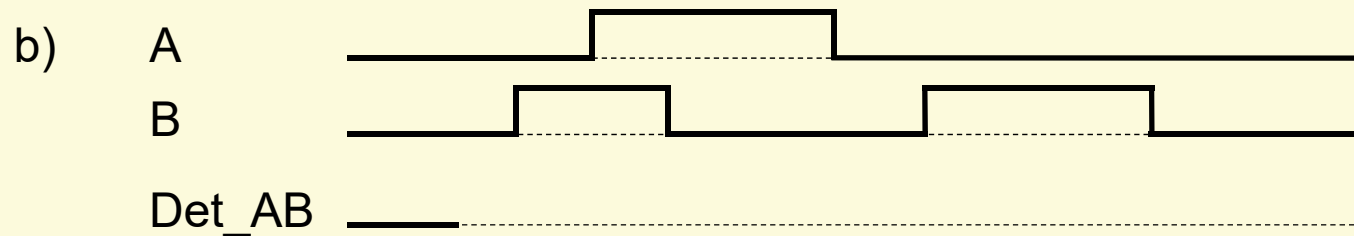
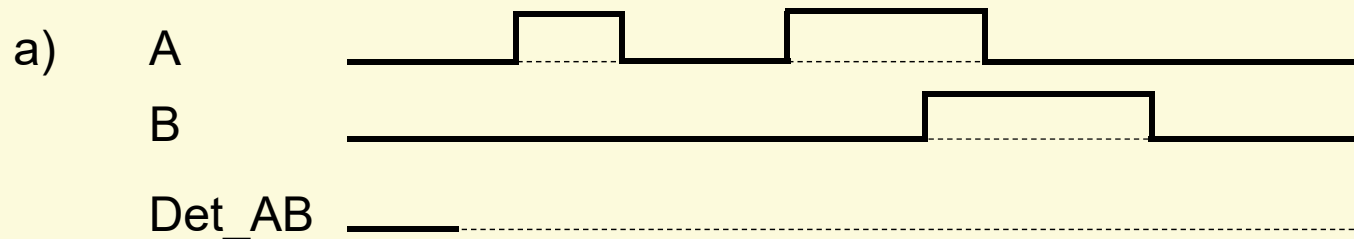


Spécification du détecteur séqu. A-B ...

- Spécification textuelle du fonctionnement
 - Au repos la sortie Det_AB est désactivée
 - La sortie Det_AB est activée lorsque le système détecte l'activation des entrées dans l'ordre suivant:
 - activation du signal A, puis
 - activation du signal B, dès lors
 - la sortie Det_AB est activée
 - La sortie Det_AB est désactivée lorsque les deux entrées sont inactives (les deux boutons relâchés)

... spécification détecteur séqu. A-B ...

- Autres cas de fonctionnement
 - pour chaque cas déterminer le comportement de la sortie



... spécification détecteur séqu. A-B ...

- Questions:
 - Combien y a-t-il de chronogrammes possibles du système ?
 - Est-il facile d'établir un schéma logique correspondant au fonctionnement?
 - Avantages de spécifier le fonctionnement du système à l'aide d'un graphe des états?

Détecteur séquence A-B. Exercice 1

Exercice 1:

- Choisir le type de machine: Moore ou Mealy?
- Etablir le graphe des états correspondant du détecteur de séquence correspondant à la spécification

Graphe des état détecteur séquence A-B

Table des état détecteur séquence A-B

Etat présent	Etat futur F(A,B)				Sortie Det_AB
	00	01	11	10	
...
...
...
...
...
...
...
...
...
...
...
...
...
...
...

Table des états détecteur séquence A-B

Réduction de la table des états

Etat présent	Etat futur F(A,B)				Sortie Det_AB
	00	01	11	10	
...
...
...
...
...
...
...
...
...
...

Contraintes pour le codage

- Liste des contraintes:
 - Entrées A et B:
 - Sortie Det_AB:

Choix du code des états

- Déterminer le nombre de bits d'états N :
 - nombre d'états du système: $m =$
 - nombre de bits d'état minimum: $n =$
- puis
 - Placer les états dans une table de Karnaugh en respectant les contraintes préalablement déterminées (page précédente) et en simplifiant au mieux les décodeurs

Codage des états

- Codage des états :
 - états => 3 bits d'état nécessaire ($Y_2 Y_1 Y_0$)

$Y_2 Y_1$	00	01	11	10
Y_0				
0				
1				

Table des états avec le codage

Etat présent $Y_2 Y_1 Y_0$	Etat futur $Y_2^+ Y_1^+ Y_0^+$ fonction (A,B)				Sortie Det_AB
	00	01	11	10	
..... 0 0 0
.....
.....
.....
.....
.....
.....
.....

Equations du décodeur d'état futur

- Equations des bits d'états : $Y_i^+ = F(A, B, Y_2, Y_1, Y_0)$

		0				1			
		Y_2 $Y_1 Y_0$							
AB		00	01	11	10	10	11	01	00
	00								
01									
11									
10									

Equations du décodeur d'état futur

- Equations des bits d'états : $Y_i^+ = F(A, B, Y_2, Y_1, Y_0)$

		0				1			
		Y_2 $Y_1 Y_0$							
AB		00	01	11	10	10	11	01	00
	00								
01									
11									
10									

Equations du décodeur d'état futur

- Equations des bits d'états : $Y_i^+ = F(A, B, Y_2, Y_1, Y_0)$

		0				1			
		Y_2 $Y_1 Y_0$							
AB		00	01	11	10	10	11	01	00
	00								
01									
11									
10									

Equation de la sortie Det_AB

- Equations de la sortie :

$Y_2 \ Y_1$	00	01	11	10
Y_0 0				
1				

Det_AB

Schéma bloc de la MSS simple

