

# Comparaison de 2 nombres

---

heig-vd

Haute Ecole d'Ingénierie et de Gestion  
du Canton de Vaud

ReDS

Etienne Messerli

décembre 2016



This work is licensed under a Creative Commons Attribution-NonCommercial-ShareAlike 3.0 Unported License

## Exercice

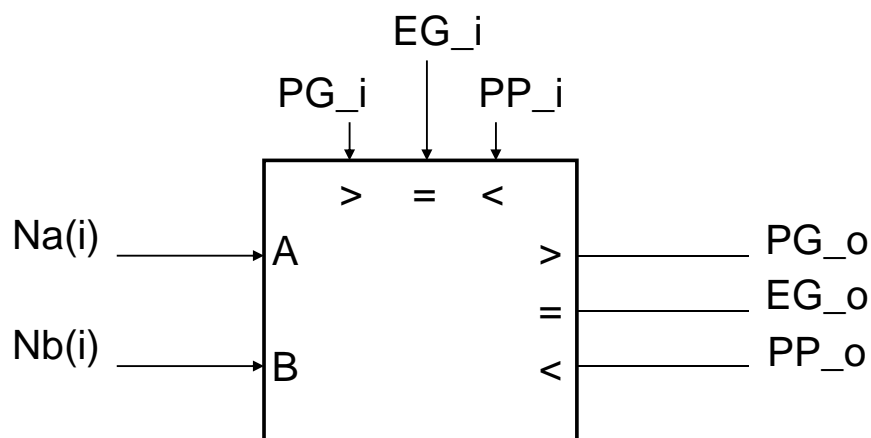
---

- Vous devez effectuer la comparaison de 2 nombres de 32 bits se trouvant chacun dans un registre à décalages. Décrivez un algorithme de comparaison bit à bit commençant par le poids faible.
  - ✓ Proposez diverses façons d'implémenter cet algorithme avec une décomposition séquentielle.

# Algorithme (VHDL)

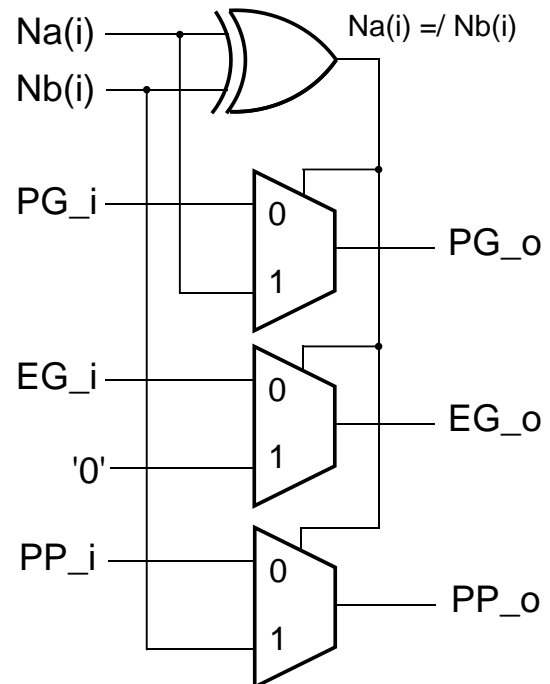
```
--Valeurs initiales : Na egal Nb
Na_PG_Nb <= '0',
Na_EG_Nb <= '1';
Na_PP_Nb <= '0';
for I in 0 to 31 loop
  if Na(I) > Nb(I) then  --Na plus grand que Nb
    Na_PG_Nb <= '1',
    Na_EG_Nb <= '0';
    Na_PP_Nb <= '0';
  elsif Na(I) < Nb(I) then  --Na plus petit que Nb
    Na_PG_Nb <= '0',
    Na_EG_Nb <= '0';
    Na_PP_Nb <= '1';
  --else  --Na egal Nb, conserver dernier resultat
  --(par defaut VHDL maintien l'etat)
  end if;
end loop;
```

## Comparteur 1 bit



# TDV et schéma comparateur 1 bit

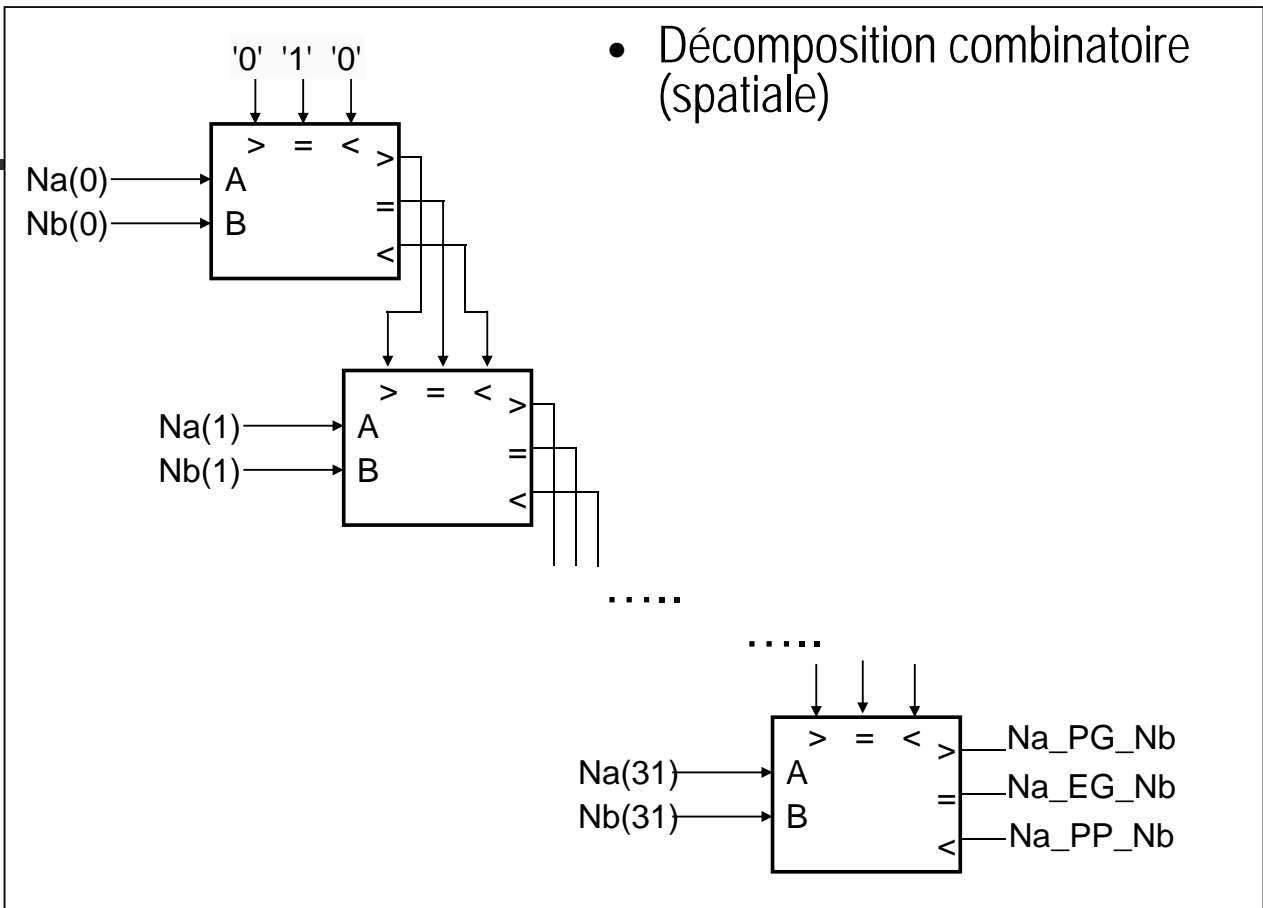
Na(i)	Nb(i)	PG_o	EG_o	PP_o
0	0	PG_i	EG_i	PP_i
0	1	0	0	1
1	0	1	0	0
1	1	PG_i	EG_i	PP_i



## Décomposition

- Décomposition spatiale
  - ✓ Utilisation de N comparateurs de 1 bit qui sont chaînés
- Décomposition séquentielle
  - ✓ Utilisation d'un seul comparateur de 1 bit
  - ✓ 2 registres à décalage N bits pour mémoriser les nombres
  - ✓ Registre de 3 bits pour mémoriser résultat intermédiaire de la comparaison

- Décomposition combinatoire (spatiale)



## Décomposition séquentielle

