

Architecture des systèmes à processeur

Prof. Géraldine Conti

Basé sur les cours des Profs. Sanchez, Starkier, Mosqueron et Dassatti

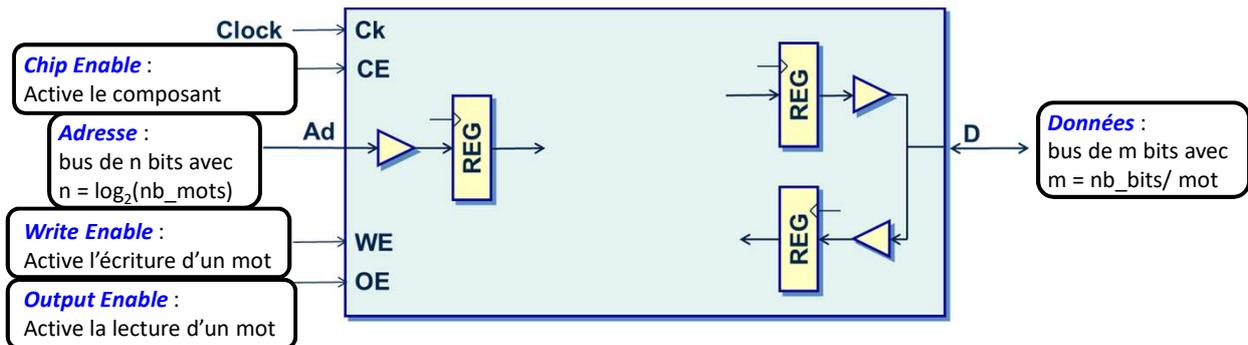
1

Caractéristiques générales

- Conserver des informations à des **emplacements adressables** (**cases mémoire**)
- **3 modes** de fonctionnement :
 - 1) accès en lecture **Read** : obtenir l'information enregistrée dans une case spécifiée (adresse)
 - 2) accès en écriture **Write** : pour enregistrer une information dans une case spécifiée (adresse)
 - 3) aucun accès à la mémoire (**maintien**)

2

Composant mémoire



3

Unités de mémoire

- Le **bit** : unité élémentaire d'information (0 ou 1)
- **L'octet** ou **byte** : paquet de **8 bits**, que l'on peut manipuler simultanément. On l'associe parfois à un caractère (code ASCII)
- Le mot ou **word** : paquet de bits que l'on peut manipuler simultanément (généralement **16, 32 ou 64 bits**)

4

Préfixes binaires

Nom	Symbole	Puissances binaires et valeurs en décimal	Nombre	Hexa	Ordre de grandeur SI décimal
unité	o/B	$2^0 = 1$	un(e)	1	$10^0 = 1$
kilo	ko/Ko kB/KB	$2^{10} = 1\ 024$	mille	400	$10^3 = 1\ 000$
méga	Mo/MB	$2^{20} = 1\ 048\ 576$	million	100000	$10^6 = 1\ 000\ 000$
giga	Go/GB	$2^{30} = 1\ 073\ 741\ 824$	milliard	40000000	$10^9 = 1\ 000\ 000\ 000$
téra	To/TB	$2^{40} = 1\ 099\ 511\ 627\ 776$	billion	10000000000	$10^{12} = 1\ 000\ 000\ 000\ 000$
péta	Po/PB	$2^{50} = 1\ 125\ 899\ 906\ 842\ 624$	billiard	400000000000	$10^{15} = 1\ 000\ 000\ 000\ 000\ 000$
exa	Eo/EB	$2^{60} = 1\ 152\ 921\ 504\ 606\ 846\ 976$	trillion	1000000000000000	$10^{18} = 1\ 000\ 000\ 000\ 000\ 000\ 000$

5

Adressage

Adressage	Puiss. binaire et décimal	Hexa	byte	bit
8 bits	$2^8 = 256$	100	256 B	2 Kb
16 bits	$2^{16} = 65\ 536$	10000	64 KB	512 Kb
32 bits	$2^{32} = 4\ 294\ 967\ 296$	100000000	4 GB	32 Gb
64 bits	$2^{64} = 18\ 446\ 744\ 073\ 709\ 551\ 616$	1000000000000000	16 EB	128 Eb

6

Type de données

Type de donnée	Signification	Taille	Plage de valeurs acceptée
char	Caractère	8 bits / 1 byte	-128 à 127
unsigned char	Caractère non signé	8 bits / 1 byte	0 à 255
short int	Entier court	16 bits / 2 bytes	-32 768 à 32 767
unsigned short int	Entier court non signé	16 bits / 2 bytes	0 à 65 535
int	Entier	32 bits / 4 bytes	-2 147 483 648 à 2 147 483 647
unsigned int	Entier non signé	32 bits / 4 bytes	0 à 4 294 967 295
long int	Entier long	32 bits / 4 bytes	-2 147 483 648 à 2 147 483 647
unsigned long int	Entier long non signé	32 bits / 4 bytes	0 à 4 294 967 295
float	Flottant (réel)	32 bits / 4 bytes	$3.4 \cdot 10^{-38}$ à $3.4 \cdot 10^{38}$
double	Flottant double	64 bits / 8 bytes	$1.7 \cdot 10^{-308}$ à $1.7 \cdot 10^{308}$

7

Exercice : Plage de valeur



- Indiquer la valeur max et la valeur min de mots codée dans les formats suivants :
- 9 bits signé :
- 24 bits non signé :
- 12 bits signé :
- 40 bits non signé :
- 16 bits signé point fixe 12 bits :

- 10 bits non signé point fixe 4 bits

8

Exercice : Largeur de bus



Cahier d'exercices

- Combien de bits sont nécessaire pour adresser des mémoires de taille :
- 32 KB :
- 2 GB :
- 512 B :
- 128 MB :
- 4 MB :
- 2 KB :

10

Exercice : Endianess



Cahier d'exercices

On copie les octets suivants d'une machine big endian vers une machine little endian (aux mêmes adresses) :

Adresse mémoire 0x 140 à 0x147 : 45, B2, 34, FF, 05, 18, 4C, 32

Quel est le contenu de la mémoire si la copie se fait par :

- Mot de 64 :
- Mot de 32 :
- Mot de 16 :
- Octets :

12

Bande passante

- indicateur de **performance**
- bandwidth = débit en byte/s
- bandwidth = Fréquence horloge x nb_bits / 8
- **Exemple : une mémoire 64 bits avec horloge à 100 MHz a une bande passante de $100 \times 64 / 8 = 800 \text{ MB/s}$**

14

Catégories de mémoires

EPROM, Flash memory, DRAM,
PROM, FeRAM, DRAM, EEPROM,
ROM, PRAM, E2PROM, MRAM, RAM

Mémoires volatiles (vives)

- informations **perdues** à la mise hors tension
- lecture et écriture en cours d'utilisation

Mémoires non-volatiles (mortes)

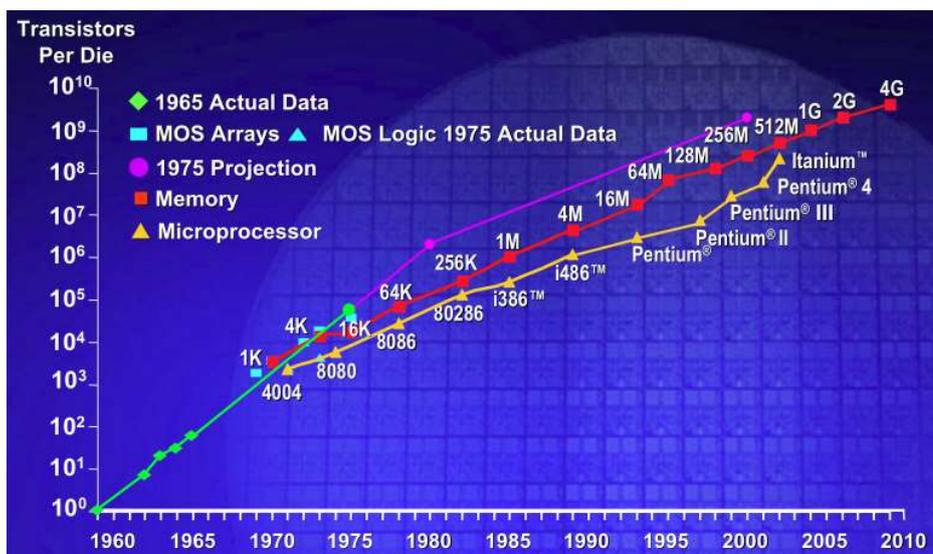
- informations **conservées** à la mise hors tension
- lecture en cours d'utilisation
- écriture (« programmation ») durant la fabrication de la mémoire, ou sur la carte (in situ).
- modification du contenu durant le fonctionnement du système, implique un effacement!

15

Catégories de mémoires

Acronyme	Signification
RAM	
S RAM	
D RAM	
S DRAM	
DDR SDRAM	
ROM	
P ROM	
E PROM	
E EPROM	
E ² PROM	
F eRAM	
M RAM	
P RAM	

Evolution des mémoires (chip)



Mémoires volatiles

20

Mémoires volatiles

- Mémoires dont les données sont **perdues à la coupure de l'alimentation**
- Usage : stockage de programmes ou données **durant l'exécution d'un programme**
- Principaux types utilisés actuellement :
 - **SRAM**
 - **DDR**

21

Mémoires volatiles

Acronyme	Signification
RAM	Random Access Memory
S RAM	Information conservée dans des transistors.
D RAM	Information conservée dans un condensateur. <i>Il faut recharger (rafraîchir) périodiquement les cellules de mémoire.</i> Temps d'accès aléatoire lent (burst(séquentiel) plus efficace).
SD RAM	Remplacement de la DRAM (obsolète)
DDR SDRAM	Utilise le front montant et le front descendant de l'horloge
En dev.	TRAM, ZRAM, TTRAM

22

Mémoires volatiles

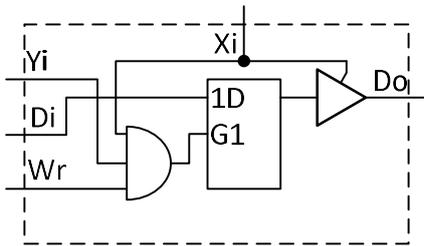
Acronyme	Stockage	Capacité	Accès aléatoire	Usage
S RAM	Latches	4Kb/128Mb	Très rapide	Mémoire cache, tampon (buffer)
D RAM	Condensateurs	128 GB	Lent	Mémoire centrale

23

Mémoire SRAM

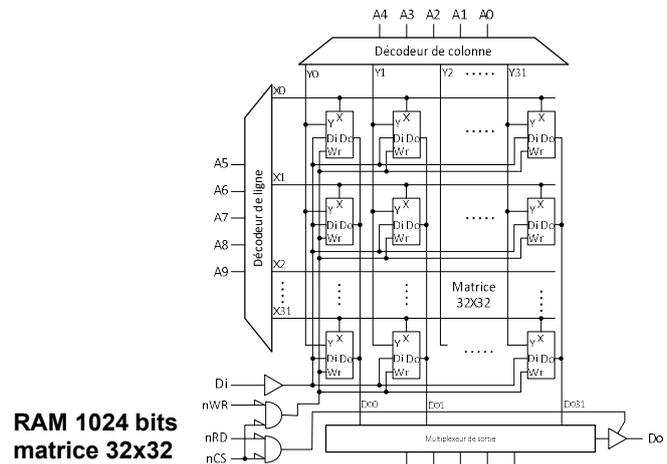
- **Structure** d'une cellule :

- mémorisation de D_i si $W_r \bullet Y_i \bullet X_i$ actif
- lecture **latch** si X_i actif



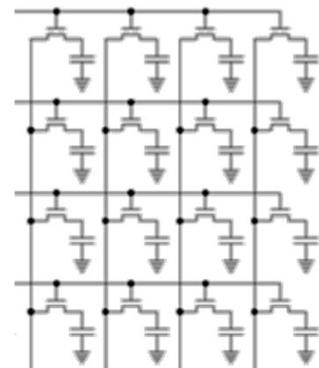
Structure matricielle:

- Diminue le nombre de décodeurs
- Facilite le **roulage**
- Optimise l'utilisation de la **surface de la puce**



Mémoire DRAM

- **Obsolète . Remplacée par la SDRAM**
- Nécessite un **cycle de rafraichissement**
- Assemblage **matriciel de transistors et condensateurs**
- Accès **asynchrone** (pas d'horloge)
- Adressage multiplexé par lignes (RAS), puis colonnes (CAS)
- Favorise **l'accès par pages**
- Temps d'accès aléatoire **lent**
 - Accès burst plus efficace
- Capacité **> 64Mbit**



Mémoire SDRAM

- DRAM **synchrone** (avec horloge)
- Registres sur le bus de donnée et celui d'adresse
- Mécanisme de rafraichissement **automatique**
- Adressage multiplexé par lignes et colonnes
- Accès **séquentiel** rapide

26

Mémoire DDR SDRAM

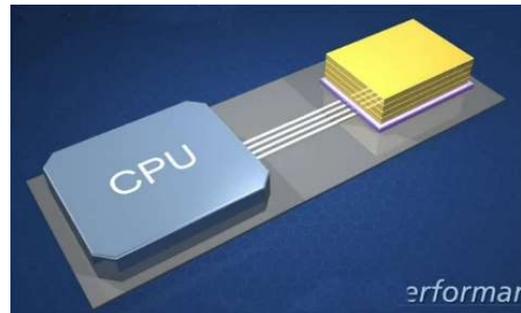
- Transfert sur les deux flancs du clock
Data rate = 2 * Bus clock
- A chaque évolution, le nombre de rangée de circuits double. Dès lors le débit double.

Type	Data bus	Bank	Bus clock MHz	Max data rate	Max capacity
DDR	64 bits	1	100 to 200	1'600 MB/s	1 Gbits
DDR2	64 bits	2	200 to 533	4'264 MB/s	4 Gbits
DDR3	64 bits	4	400 to 1066	8'528 MB/s	8 Gbits
DDR4	128 bits	16	1066 to 2133	34'128 MB/s	?

27

Mémoire HMC (Hybrid Memory Cube)

- couches empilées de mémoire de type **DRAM**.
- **Cube** : troisième dimension donnée à la mémoire
- **Hybrid** : La partie de contrôle et la partie stockage de la mémoire sont fusionnées



28

Mémoires non-volatiles

29

Mémoires non-volatiles

- Mémoires dont les données sont **conservées à la coupure de l'alimentation**
- Usage : stockage **permanent** programmes ou données
- Principaux types utilisés actuellement :
 - **EEPROM**
 - **Flash NAND, Flash NOR**

30

Mémoires non-volatiles

Acronyme	Signification
ROM	Contenu défini lors de la fabrication
P ROM	Contenu programmable une seule fois (fusible)
E PROM	Contenu programmable électriquement et effaçable avec rayons
EE PROM	Contenu programmable et effaçable électriquement mot par mot (ms)
E2 PROM	Idem
Flash (NOR, NAND)	Contenu programmable électriquement mot par mot, mais effaçable électriquement par bloc
Fe RAM	Similaire au DRAM avec une couche ferroélectrique (polarisation électrique) pour le maintien
M RAM	Rapide, mais capacité faible (quelques kB)
P RAM	Changement d'état de cristallin à amorphe. Très difficile à produire.
En dév.	CBRAM, SONOS, RRAM, Racetrack memory, NRAM Millipede,...

EEPROM

MICROCHIP 24AA128/24LC128/24FC128
 128K I²C™ CMOS Serial EEPROM

Interface **série ou parallèle**

EEPROM parallèle peu utilisée : remplacée par la flash

EEPROM série avec bus I2C, SPI, ... utilisée pour stockages de faible capacité => 128 bit à 1Mbit

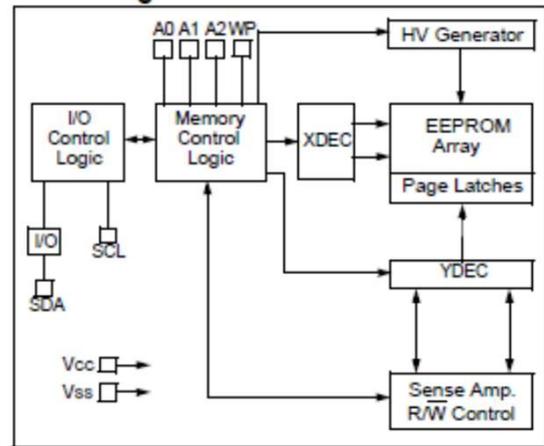
Écriture par octets (sans cycle d'effacement préalable)

Conservation données > **10 ans** (jusqu'à 200 ans)

Nombre de cycles effacement / écriture > 10⁶

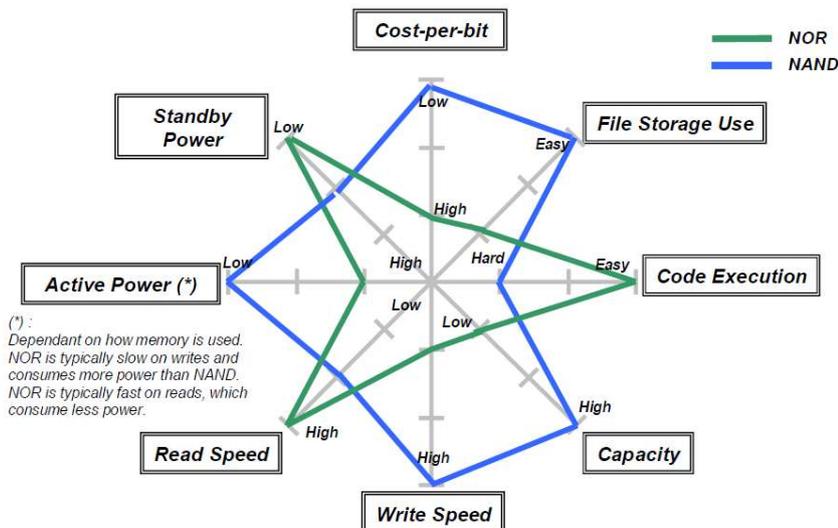
Utilisation :

- * petites capacités (1Mb)
- * Sauvegarde de paramètres dans appareil électronique



32

Mémoire FLASH (NAND, NOR)



33

Comparaison

Lecture séquentielle	30ns	...
Lecture aléatoire	25µs (lent)	70ns
Ecriture	300µs	5ms
Effacement par bloc	2ms	1s
Capacité	32Gb – 2Tb	32 Mb – 8Gb
Nb. cycles écriture	10 ⁵	10 ⁵
Applications	Stockage fichiers	Code
Utilisation	Clé USB, Sdcard pour appareil photo, MMC, miniSD, microSD,...	Systèmes de configuration des FPGA ou DSP, téléphones portables pour contenir l'OS

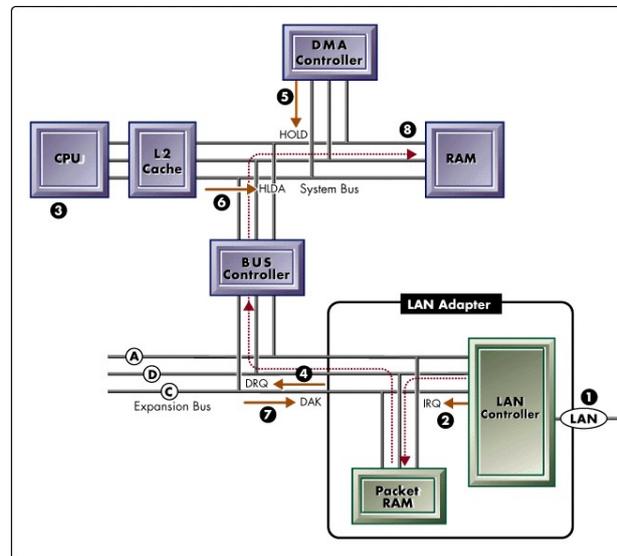
34

DMA

36

DMA (Direct Memory Access)

- Transfert direct des données d'un périphérique **sans passer par le processeur**
- Pendant le transfert DMA :
 1. Le bus est occupé par le transfert DMA
 2. Le processeur exécute des instructions de la mémoire cache
 3. Mais le processeur a en général priorité pour l'accès au bus



32

Contrôleur DMA

- Partie intégrante du microcontrôleur, ou du chipset, parfois du périphérique
- **Prend le contrôle du bus avec arbitration**
- Instructions de transfert :
 1. Adresse source
 2. Adresse de destination
 3. Nombre d'octets à transférer
- Mécanisme de listes chaînées :
 - Suites d'instructions de transfert

35

Disques durs

40

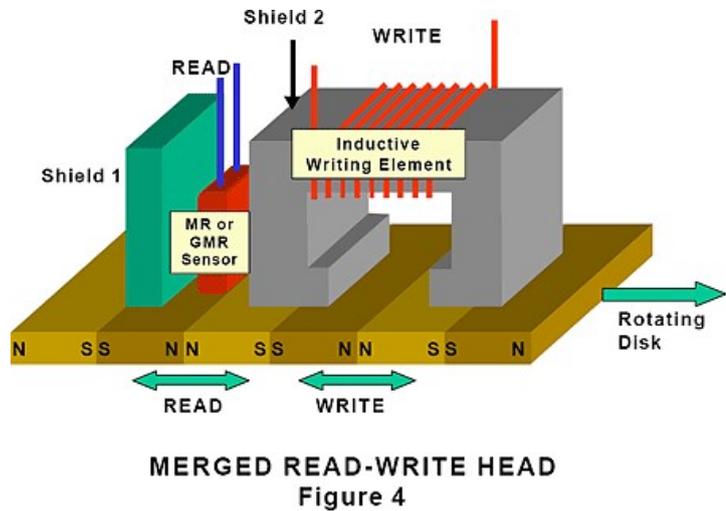
Introduction

- Enregistrement **magnétique**
- Capacité max actuelle **10TB**
- Vitesse rotation : 5400 / 7200 rpm (jusqu'à 15000 rpm)
- Temps d'accès **1-10ms**
- Taux de transfert **~ 1Gb/s**



Enregistrement magnétique

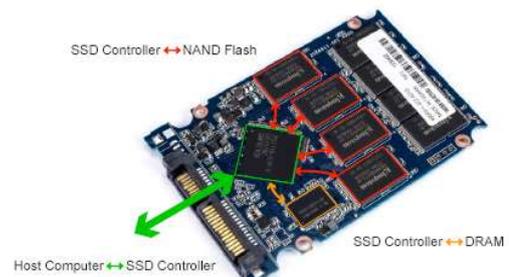
- Têtes **MR** (Magnetoresistivity) ou **GMR** (Giant Magnetoresistivity)



39

SSD (Solid State Drive)

- Constitué de **mémoire flash**.
- Eléments **immobiles** à la différence du disque dur classique.
- **temps d'accès** bien plus rapide qu'un disque dur à plateau (0,1 ms contre 13 ms)
- des **débits** augmentés jusqu'à 350 Mio/s en lecture et 300 Mio/s en écriture
- **consommation électrique** diminuée



Formatage

- **Formatage de bas niveau (physique)**

- Division des disques en pistes et secteurs (512 bytes)
- Secteurs séparés par des gaps ("trous") comprenant un header, des datas et un code correcteur d'erreur
- Indépendant du File System
- Indispensable pour le contrôleur de disque

- **Partitionnement**

- Séparation du disque en partitions (avec possibilité de différents systèmes de fichiers)

- **Formatage de haut niveau (logique)**

- Dépendant du File System
- Adressage des fichiers par clusters (groupes de secteurs)
- Table d'allocation (FAT)